



①9 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENT- UND  
MARKENAMT

⑫ Offenlegungsschrift  
⑩ DE 100 41 770 A 1

⑤ Int. Cl. 7:  
H 01 L 23/538  
H 01 L 23/66  
H 01 L 25/065  
H 01 L 23/055  
H 05 K 3/34

⑳ Aktenzeichen: 100 41 770.1  
㉔ Anmeldetag: 25. 8. 2000  
㉕ Offenlegungstag: 7. 3. 2002

DE 100 41 770 A 1

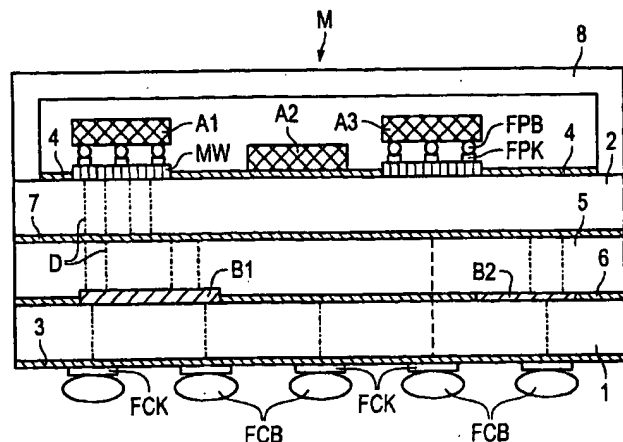
㉑ Anmelder:  
Siemens AG, 80333 München, DE

㉒ Erfinder:  
Dabek, Alexander, 80686 München, DE; Heide,  
Patric, Dr., 85579 Neubiberg, DE

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

㉓ Substrat und Modul

㉔ Das Substrat weist auf mindestens eine erste dielektrische Lage (1), mindestens eine Hochfrequenz-Struktur-  
lage (4), die ein Hochfrequenz-Verteilernetzwerk beinhaltet  
und mindestens eine Niederfrequenz-Struktur-  
lage (3), in die eingangsseitig ein Spannungssignal einspeisbar ist,  
wobei die Hochfrequenz-Struktur-  
lage (4) von der Nieder-  
frequenz-Struktur-  
lage (3) durch die dielektrische Lage (1)  
getrennt ist.



E 100 41 770 A 1

## Beschreibung

[0001] Die Erfindung betrifft ein Substrat, ein Modul unter Verwendung des Substrats sowie eines Verfahren zur Herstellung des Moduls und eines das Modul beinhaltenden SMD-Bauteils.

[0002] An viele Module, d. h. ein modular aufgebaute Bauelemente, werden hohe fertigungstechnologische Anforderungen gestellt, beispielsweise bezüglich einer Bestückung bzw. Fertigung unter Reinraumbedingungen. Beispielsweise für Höchstfrequenz-Module ist so eine wirtschaftliche Produktion nur eingeschränkt möglich. In diesem Fall existiert keine Möglichkeit zur großserientauglichen Fertigung eines Moduls für eine Applikationsfrequenz ab ca. 10 GHz, bei denen keine Standard-SMD ("Surface Mounted Device")-Fertigung mehr möglich ist.

[0003] Ein Höchstfrequenz-Baustein basiert bisher in der Regel auf einem in Dünnschicht-Technik ein- oder zweiseitig strukturiertem  $\text{Al}_2\text{O}_3$ -Keramiksubstrat. Die heutige Auflösung einer Dünnschichtstrukturierten Keramik liegt im Bereich weniger  $\mu\text{m}$ , bei Dickschichtkeramik bei ca. 100  $\mu\text{m}$  und bei einer geätzten Dickschicht bei ca. 5–10  $\mu\text{m}$ . Für eine niederfrequente Anwendung (z. B. in der Automobiltechnik zur Fertigung einer Leiterplatte für eine elektronische Motorsteuerung) wird die sogenannte "LTCC"-Technologie (Low Temperature Cofired Ceramic) eingesetzt. Eine Mehrlagentechnik ist auch für den Hochfrequenz(HF)-Bereich bis ca. 2 GHz möglich.

[0004] In der Verbindungstechnologie sind beispielsweise Flip-Chip-(FC)-, Chip-Size Packaging (CSP)- und Wafer Scale Packaging (WSP)-Technologien zur Realisierung hoher Bestückungsdichten bekannt. Dabei ist ein SMD-Fertigungsautomat in der Lage, FC/BGA ("Ball Grid Array")-/CSP-Bausteine, beispielsweise für mobile Telefone, zu verarbeiten. Dabei werden typischerweise in der SMD-Bestückungstechnik Pad-/Pitch-Größen von ca. 500  $\mu\text{m}$  fertigungstechnisch beherrscht; die Bestückungsgenauigkeit liegt im Bereich von  $\pm 50 \mu\text{m}$ . Beim Übergang zur Höchstfrequenz, typischerweise  $> 30 \text{ GHz}$  und noch bis 100 GHz, ist zu beachten, dass hier deutliche höhere Anforderungen gelten und die im Höchstfrequenz-Bereich benötigten Padgrößen liegen im Bereich von 100  $\mu\text{m}$  mit einer zugehörigen Platzierungsgenauigkeit im Bereich von 5  $\mu\text{m}$ . Die Beherrschung dieser Techniken ist allerdings sehr aufwendig und zur Zeit großserientechnisch noch nicht möglich.

[0005] Ein Hochfrequenz-Modul bzw. ein Hochfrequenz-Substrat kann auch in bzw. auf einem Gehäuse ein- bzw. aufgebaut werden. Dabei ist nachteilig, dass der Montageprozess relativ kompliziert ist, das in der Regel eingesetzte Standardgehäuse nicht optimal ist und dass viele externe Elemente als Bias-Beschaltung notwendig sind.

[0006] Es ist die Aufgabe der vorliegenden Erfindung, eine Möglichkeit zum vereinfachten Aufbau eines Höchstfrequenz-Bauelementes bereitzustellen.

[0007] Diese Aufgabe wird mittels eines Substrats gemäß Patentanspruch 1, eines Moduls gemäß Patentanspruch 10 sowie Herstellungsverfahren nach den Patentansprüchen 16 und 20 gelöst.

[0008] Das Substrat weist mindestens eine erste dielektrische Lage, eine Hochfrequenz-Struktur- und eine Niederfrequenz-Struktur auf.

[0009] Die dielektrische Lage soll die beiden Struktur-lagen elektrisch gegeneinander isolieren. Dabei kann wahlweise eine hochfrequente Wirkverbindung durch die dielektrische Lage, z. B. mittels eines Mikrowellensenders, möglich oder unterbunden sein. Die Hochfrequenz-Struktur-lage beinhaltet mindestens ein Hochfrequenz-Verteilernetzwerk. In die Niederfrequenz-Struktur-lage ist ein Spannungssignal

einspeisbar, insbesondere zur Stromversorgung. Sowohl die Hochfrequenz-Struktur-lage als auch die Niederfrequenz-Struktur-lage können aktive und passive elektrische und/oder elektronische Bauelemente enthalten, beispielsweise einen Widerstand, einen Kondensator, eine Spule oder auch komplexere Elemente wie Schwingkreise, Wellenleiter oder eine mikroelektronische Schaltung. Es kann eine Struktur aber auch ausschließlich der elektrischen Leitung dienen, z. B. zur Verbindung unterschiedlich angeordneter Durchkontaktierungen.

[0010] Dieses Substrat besitzt den Vorteil, dass Hochfrequenz- und Niederfrequenzstrukturen sowie elektronische Bauelemente auf engem Raum integriert werden können. Das Substrat kann gleichzeitig eine Gehäusefunktion erfüllen.

[0011] Daraus ergibt sich der Vorteil einer Kostenreduzierung, indem mehrere Teilfunktionen in dem kompakten Substrat integriert werden können und damit kosten- und fehlerträchtige Bestückungs- und Testprozesse entfallen können. Dabei ist es durchaus möglich, dass einzelne Komponenten des Substrats, beispielsweise ein eingesetztes Material teurer sein kann als bei einer Herstellung mehrerer Teilkomponenten.

[0012] Weiterhin entfallen mögliche Fehlerquellen, die sich aus einer externen Verdrahtung herkömmlicher Bauelemente ergeben.

[0013] Der Aufbau des Substrats entspricht einer gestapelten Anordnung von Niederfrequenz- und Hochfrequenz-Funktionsebenen, wobei sich die Niederfrequenz- und Hochfrequenz-Funktionseinheiten auch über mehrere Struktur-lagen bzw. Funktionsebenen erstrecken können. Beispielsweise können Komponenten eines Wellenleiters über mehrere Struktur-lagen verteilt sein.

[0014] Vorteilhafterweise ist auf der ersten dielektrischen Lage eine zweite dielektrische Lage aufgebracht. Dadurch kann ein mechanischer Schutz verbessert werden, und es kann eine weitere Hochfrequenz- oder Niederfrequenz-Struktur-lage in das Substrat integriert werden.

[0015] Zur Integration weiterer Funktionen ist es vorteilhaft, mehr als zwei dielektrische Lagen aufeinander zu stapeln, wobei zweckmäßigerweise zwischen jeder dielektrischen Lage eine Struktur-lage vorhanden ist.

[0016] Es ist günstig, wenn mindestens eine Lage mindestens ein LTCC-Grundmaterial aufweist, weil so eine Möglichkeit zur einfachen und schonenden Verbindung zwischen den einzelnen Lagen gegeben ist. Insbesondere vorteilhaft ist es, wenn alle Lagen aus einem LTCC-Grundmaterial bestehen. Als LTCC-Material kommt z. B. Dupont "Green Tape", Heraeus KQ.

[0017] Es ist auch günstig, wenn die Hochfrequenz-Struktur-lage an einer Außenfläche des Substrats angebracht ist, weil sich so eine einfache und störunanfällige Verbindung zu einem mit Hoch- bzw. Höchstfrequenz betriebenen Anwendungsbaustein, beispielsweise einem Frequenzgenerator, einem MMIC oder einer Mikrowellenantenne, herstellbar ist.

[0018] Es ist aber auch möglich, eine elektromagnetische Wirkverbindung zwischen Hochfrequenz-Struktur-lage und einem und/oder mehreren Anwendungsbausteinen mittels eines dielektrischen Lages durchdringenden Strahlungsfeldes herzustellen, beispielsweise mittels eines Wellenleiters.

[0019] Es kann auch günstig sein, wenn eine elektromagnetische Wirkverbindung zwischen zwei oder mehreren Struktur-lagen vorhanden ist, beispielsweise zwischen zwei Niederfrequenz-Struktur-lagen. Die elektromagnetische Wirkverbindung läßt sich z. B. mittels einfacher Durchkontaktierungen oder mittels Wellenleitung herstellen. Im weitesten Sinne kann unter der elektromagnetischen Wirkverbin-

dung auch verstanden werden, daß eine Hochfrequenz-Strukturlage und eine Niederfrequenz-Strukturlage über einen Frequenzgenerator verbunden sind, der mittels der Niederfrequenz-Strukturlage gespeist wird und der das erzeugte Hochfrequenzsignal in die Hochfrequenz-Strukturlage leitet.

[0020] Es wird bevorzugt, wenn eingangsseitig an einer Niederfrequenz-Strukturlage mindestens ein Flip-Chip-Kontaktpad vorhanden ist. Insbesondere ist es zur einfachen und sicheren Montage vorteilhaft, wenn alle eingangsseitigen elektrischen Kontakte in Form von Flip-Chip-Kontaktpads vorliegen. Dabei ist es besonders einfach, wenn die Flip-Chip-Kontaktpads zur Verwendung der BGA-Methode vorgesehen sind. Dadurch kann das Substrat eingangsseitig auf ein herkömmliches SMD-Bauteil aufgesetzt werden.

[0021] Zur sicheren und schnellen Aufbringung ist es vorteilhaft, wenn auch die Hochfrequenz-Strukturlage Flip-Chip-Kontaktpads aufweist, insbesondere zur Aufnahme von Anwendungsbausteinen. Zur Verwendung mit Höchstfrequenzen > 10 GHz ist es besonders günstig, wenn die Kontaktpads Finepitch-Kontaktpads sind.

[0022] Zur Verwendung von Hoch- und Höchstfrequenz-Anwendungsbausteinen ist es vorteilhaft, wenn die Hochfrequenz-Strukturlage mindestens einen Wellenleiter aufweist. Besonders günstig ist dabei die Verwendung eines Mikrostreifen-Wellenleiters und/oder eines koplanaren Wellenleiters. Anwendungsbausteine können so zum Beispiel mittels Flip-Chip-Technik an der Hochfrequenz-Strukturlage befestigt werden und gleichzeitig mittels eines Wellenleiters mit dem Frequenzsignal versorgt werden.

[0023] Erfindungsgemäß ist weiterhin ein Modul, welches das oben beschriebene Substrat aufweist, und bei eine Außenseite des Substrats an dessen Außenseite mit mindestens einem Anwendungsbaustein bestückt ist, der in Wirkverbindung mit der Hochfrequenz-Strukturlage in Wirkverbindung steht. Die Wirkverbindung kann beispielsweise ein direkter elektrischer Kontakt, z. B. eine Flip-Chip-Verbindung sein oder auch eine Wirkverbindung aus der Basis einer Wellenleitung oder eine Kombination daraus. Ein Anwendungselement kann beispielsweise ein MMIC, ein Frequenzgenerator, eine Mikrowellenantenne oder ein Mikrochip sein.

[0024] Es ist besonders vorteilhaft, wenn das Anwendungselement mittels Flip-Chip-Bondens, insbesondere mittels Finepitch-Flip-Chip-Bondens mit dem Substrat, insbesondere der Hochfrequenz-Strukturlage, verbunden ist.

[0025] Zur einfachen Herstellung und zum präzisen Betrieb, insbesondere von mikrowellen-gespeisten Bauteilen wie einem MMIC ist es vorteilhaft, wenn das mindestens eine Anwendungsbaustein mittels eines Wellenleiters mit der Hochfrequenz-Strukturlage in Wirkverbindung steht. Dabei wird es besonders bevorzugt, wenn der Wellenleiter ein Mikrostreifen-Wellenleiter oder ein Koplanar-Wellenleiter ist. Besonders vorteilhaft ist dabei die Verwendung eines MMIC, eines Filters oder einer Antenne als Anwendungsbaustein. Der Anwendungsbaustein kann insbesondere mittels FC-Technik mit dem Wellenleiter verbunden sein.

[0026] Zwar ist es möglich, eine Hochfrequenz-Zuleitung durch das Substrat zu führen, aber es ist günstig, wenn mindestens ein Anwendungselement ein Frequenzgenerator oder ein Signalverstärker ist. Dadurch brauchen die dielektrischen Lagen nicht hochfrequenztauglich zu sein, sondern können stabil und einfach aufgebaut sein, z. B. mit hoher Schichtdicke. Durch den Frequenzgenerator kann ein Frequenzsignal erzeugt, in die Hochfrequenz-Strukturlage eingespeist und von anderen Anwendungsmodulen, z. B. einer Sendeantenne, abgegriffen werden. Es kann aber beispielsweise auch eine Konfiguration realisiert sein, bei der ein Frequenzsignal von außen zugeführt wird, z. B. über die

Luft, und dann nur durch einen Verstärker verstärkt wird. Dies kann dadurch geschehen, dass ein Anwendungsbaustein eine Empfangsantenne ist, deren Signal verstärkt und dann weitergeleitet wird.

[0027] Das Substrat ist besonders vorteilhaft, weil störunanfällig, einsetzbar im Höchstfrequenzbereich der typischerweise im Bereich von 10 GHz aufwärts liegt. Insbesondere vorteilhaft ist ein Anwendungsbereich zwischen 10 GHz und 200 GHz, speziell zwischen 20 GHz und 100 GHz.

[0028] Zur Erhöhung der Lebensdauer eines Moduls ist es günstig, wenn das mindestens eine Anwendungselement mittels eines Deckels abgedeckt ist, welcher beispielsweise auf dem Substrat aufsetzt.

[0029] Zur einfachen und präzisen sowie störunanfälligen Befestigung des Moduls auf einem anderen Bauteil, insbesondere einem SMD-Bauteil, ist es vorteilhaft, wenn das Modul eingangsseitig mittels einer Flip-Chip-Technik, insbesondere als Ball Grid Array ("BGA") aufsetzbar ist.

[0030] Insbesondere vorteilhaft ist es, wenn Elemente nur in Flip-Chip-Technik am Substrat befestigt werden, z. B. die Anwendungsbausteine in Fine-Pitch-Flip-Chip-Technik einerseits, und das Substrat an einem SMD-Bauteil in Standard-BGA-FC-Technik andererseits.

[0031] Erfindungsgemäß ist es auch, wenn ein Modul dergestalt hergestellt wird, daß mindestens ein allgemeiner Anwendungsbaustein, vorzugsweise alle Anwendungsbausteine, mittels Flip-Chip-Technik auf das Substrat gebondet wird. Insbesondere zur Gewährleistung einer störunanfälligen Hoch- und Höchstfrequenz-Verbindung ist ein Finepitch-Flip-Chip-Bonden günstig.

[0032] Das Bonden kann z. B. Thermokompressions-FC-Bonden sein, typischerweise unter Druck und einer Temperatur von ca. 300°C. Dieser Prozess ist sequentiell, d. h., daß die Anwendungsbausteine Stück für Stück auf das Substrat gebondet werden.

[0033] Alternativ kann FC-Löten verwendet werden. Dabei tragen die Anwendungsbausteine und das Substrat Lötbumps, typischerweise aus AuSn oder PbSn). Das Substrat wird dann zunächst mit den Anwendungsbausteinen bestückt, wobei die Elemente mittels eines Klebepunktes fixiert sind. Dann wird das Modul in einem Ofen, z. B. einem Reflow-Ofen, erhitzt, so dass die Lötverbindung hergestellt wird. Der Lötprozess weist den Vorteil auf, dass das Substrat und alle Anwendungsbausteine gleichzeitig gelötet werden und damit ein hoher Durchsatz erzielbar ist. Die Zuführung der Anwendungsbausteine geschieht bevorzugt in "bare chip"-Form über Wafer (z. B. aus GaAs, Si, Keramik) auf Blue Tape. Alternativ sind auch Wafflepack-, Gelpack-, Surftape- und Tape & Reel-Methoden einsetzbar.

[0034] Es ist auch erfinderisch, mindestens ein zusammengesetztes Modul mittels Flip-Chip-Technik auf ein SMD-Bauteil gebondet wird. Dabei ist es besonders vorteilhaft, wenn dieses Bonden mit Standard-Methoden stattfinden kann, z. B. mittels BGA-FC-Bondens auf eine FR4-Leiterplatte. Selbstverständlich können auch mehrere Module auf das SMD-Bauteil aufgebracht werden. Daneben können sich auch andere Bauelemente auf dem SMD-Bauteil befinden, z. B. ein Mikroprozessor.

[0035] Dieses Herstellungsverfahren weist den Vorteil auf, dass seine höchstfrequenztaugliche Verbindung zwischen am SMD-Bauteil hergestellt wird. Auch können so viele Einzelfunktionen auch unterschiedlicher Technologie, z. B. Module aus Si, GaAs, InP, Keramik, LTCC usw., zu einem funktions- und kostengünstigen Bauteil zusammengefügt werden.

[0036] Zur Gewährleistung eines hohen Durchsatzes ist es günstig, wenn das Modul mittels FC-Lötens auf dem SMD-

Bauteil aufgebracht wird. Falls schon das Modul mittels FC-Lötens auf das Substrat gebondet wurde, ist zu beachten, daß für das erste Löten Bumps mit höherem Schmelzpunkt, z. B. aus AuSn, verwendet werden als beim zweiten Löten, z. B. mittels PbSn-Bumps.

[0037] Beispielsweise können die bestückten Module im Standard SMD-Fertigungsprozess als drop-in-SMD-Bausteine weiterverarbeitet werden. Als Darreichungsform für die Module kommen z. B. in Betracht: Tape + Reel, Tray, Surftape und ggf. Auer Boat. Der SMD-Prozess kann zum Beispiel die Vorgänge: Siebdruck der Leiterplatte (meist Standard-Leiterplatte aus FR4), SMD-Bestückung der SMD-Platine mit den Modulen und danach Reflow-Löten. [0038] Der angegebene Prozessablauf in Verbindung mit dem flexiblen Modulkonzept weist den Vorteil auf, dass ein automatisierbarer, integrierter Fertigungsprozeß entsteht. Nur das Modul selbst wird typischerweise in einem Reinraum gefertigt, der Rest, z. B. die SMD-Bestückung, erfolgt unter einer Standardbedingung. Die Bestückungsphilosophie bei der Modulbestückung und der SMD-Bestückung ist weitgehend gleich, Unterschiede liegen vor allem in den Anforderungen an die Positionierung. Es ist somit auch denkbar, daß die Modulbestückung und die SMD-Bestückung in einem Arbeitsgang durchgeführt werden. Dadurch würden kosten- und fehlerträchtige Bestückungsprozesse weiter vermieden.

[0039] Die Module oder diese beinhaltende Bauelemente wie SMD-Bauteile sind z. B. bevorzugt anwendbar im Bereich der Sensorik (z. B. Distanzradar) oder in der Kommunikationstechnik (z. B. Broadband Wireless Access, Last Mile)

[0040] In den folgenden Ausführungsbeispielen werden das Substrat und das Modul schematisch näher ausgeführt.

[0041] Fig. 1 zeigt ein Modul unter Verwendung eines Substrats,

[0042] Fig. 2 zeigt ein weiteres Modul,

[0043] Fig. 3 zeigt ein Modul,

[0044] Fig. 4 zeigt eine mit Modulen bestückte SMD-Leiterplatte,

[0045] Fig. 5 zeigt ein Verfahren zur Bestückung eines Moduls,

[0046] Fig. 6 zeigt ein Verfahren zur Bestückung eines SMD-Bauteils,

[0047] Fig. 7 zeigt einen Hochfrequenz-Baustein nach dem Stand der Technik

[0048] Fig. 7 zeigt als Schnittdarstellung in Seitenansicht ein Hochfrequenz-Bauelement nach dem Stand der Technik für eine Anwendung bis ca. 2 GHz.

[0049] Auf einem in Dünnschicht-Technik ein- oder zweiseitig strukturierten  $Al_2O_3$ -Keramiks substrat sind mittels eines Leitlebers verschiedene Hochfrequenzelemente aufgeklebt. Die Hochfrequenzverbindung zwischen den Elementen wird mittels einer Verdrahtung geschaffen.

[0050] Fig. 1 zeigt als Schnittdarstellung in Seitenansicht ein Modul M unter Verwendung eines Substrats S.

[0051] Auf einer ersten dielektrischen Lage 1 aus LTCC ist eine Hochfrequenz-Strukturlage 4 aufgebracht, die vorwiegend metallisch ist. Die Hochfrequenz-Strukturlage 4 entspricht in ihrer Funktion einem Hochfrequenz-Netzwerk, das also auf einer Außenfläche des Substrats S aufgebracht ist. Die Hochfrequenz-Strukturlage 4 beinhaltet mehrere Wellenleiter MW, z. B. Mikro- oder Millimeterwellenleiter, die jeweils Finepitch-Kontaktpads FPK zur Aufnahme von Anwendungsbausteinen A1, A2, A3 in FC-Technik aufweisen.

[0052] Auf der entgegengesetzten Seite der ersten dielektrischen Lage 1 ist eine Niederfrequenz-Strukturlage 3 aufgebracht, die Kontaktpads FCK in Standard Flip-Chip-

Technik, z. B. bezüglich der BGA-Methode, aufweist. Im einfachsten Fall weist die Niederfrequenz-Strukturlage 3 nur Leiterbahnen auf, mittels derer ein über die Kontaktpads FCK eingespeistes Spannungssignal, typischerweise ein Niederfrequenz-Spannungssignal, an einen Anwendungsbaustein A1, A2, A3 weitergeleitet werden kann, z. B. einen Höchstspannungs-Generator. Dazu sind auch Durchkontaktierungen D durch die erste dielektrische Lage 1 vorhanden.

[0053] Fig. 2 zeigt als Schnittdarstellung in Seitenansicht ein Modul M unter Verwendung eines Substrats S.

[0054] Das Substrat S weist außer der ersten dielektrischen Lage 1 zwei weitere übereinanderliegende dielektrische Lagen 2, 5 auf. Die dielektrischen Lagen 1, 2, 5 bestehen aus LTCC-Grundmaterialien (z. B. Dupont "Green Tape", Heraeus KQ) und sind miteinander laminiert. Zwischen den dielektrischen Lagen 1, 2, 5 sind Niederfrequenz-Strukturlagen 6, 7 angebracht.

[0055] Eine Niederfrequenz-Strukturlage 6 weist Bauelemente B1, B2 auf, die darüber liegende Niederfrequenz-Strukturlage 6 weist hingegen kein Bauelement auf, sondern dient dazu, eine Verbindung zwischen den Durchkontaktierungen D der anderen Strukturlagen herzustellen herzustellen. Als Bauelemente B1, B2 können z. B. beispielsweise ein Widerstand, ein Kondensator, eine Spule oder auch ein komplexeres Element wie ein Schwingkreis, Wellenleiter oder eine mikroelektronische Schaltung sein. Dies kann z. B. zur Steuerung und/oder Überwachung einer Spannungsversorgung dienen oder auch zur Aufarbeitung von Meßwerten.

[0056] Es ist vorteilhaft, wenn die dielektrischen Lagen 1, 2, 5 als LTCC-Lagen ausgeführt sind, weil diese erst nach einem Erhitzen als feste Keramik vorliegen, und vorher vergleichsweise flexibel sind. Zudem könne auf sie Strukturlagen in einfacher Weise aufgebracht werden, z. B. als Dünnschicht in Siebdrucktechnik. Dabei können z. B. auch die Bauelemente B1, B2 einer Strukturlage 3, 6, 7 in Siebdruck aufgebracht werden. Dies lässt sich beispielsweise durch Aufdrucken von Widerstandspasten etc. realisieren. Derartige Prinzipien der Aufbringung von Strukturen sind aus der Dick- bzw. Dünnschichttechnik bekannt.

[0057] Sowohl die Hochfrequenz-Strukturlage 4 als auch die Niederfrequenz-Strukturlagen 3, 6, 7 können aktive und passive elektrische und/oder elektronische Bauelemente enthalten.

[0058] Somit werden durch die verschiedenen Strukturlagen 3, 4, 6, 7 jeweils unterschiedliche Aufgaben erfüllt, welche zudem in unterschiedlichen Frequenzbereichen liegen können. Eine Vereinigung von Niederfrequenz- und Hoch- bzw. Höchsthäufigkeitsfunktionen in dem Substrat S hat den Vorteil, dass eine komplette und kompakte Einheit hergestellt wird.

[0059] Allgemein wird es bevorzugt, wenn mindestens eine äußere Strukturlage 4 Hoch- bzw. Höchsthäufigkeitsbereich arbeiten kann, während die eher im Inneren des Substrats S befindlichen Strukturlagen 6, 7 niederfrequent bzw. mit Gleichstrom arbeiten. Falls auch die inneren Strukturlagen 6, 7 hochfrequenz-tauglich sind, bietet sich hier vorteilhafterweise eine koplanare und/oder triplate Struktur an. Über Wellenleiter können Wellen, insbesondere Mikrowellen und Millimeterwellen geführt werden.

[0060] Bei einer Aufteilung der Hochfrequenz- und Niederfrequenz-Funktionen auf innere und äußere, Bereiche des Substrats S liegenden Strukturen, ist es von Vorteil, wenn die Strukturlagen 3, 4, 6, 7 unterschiedlich prozessiert werden. Aus Kostengründen kommt es vorzugsweise in Betracht, eine Hochfrequenz-Strukturlage 4 präzise zu strukturieren, beispielsweise mit Dünnschichttechnik oder geätzter Dickschichttechnik, und die Niederfrequenz-Strukturen 3,

6, 7 mit einem größeren Strukturierungsprozess, beispielsweise Dickschicht, zu bearbeiten.

[0061] Das Modul M weist auf der Außenseite des Substrats S, mit der Hochfrequenz-Struktur 4 verbunden, Anwendungsbausteine A1, A2, A3 auf. Ein Anwendungsbaustein dient als Höchsthochfrequenz-Generator A1. Er ist über Durchkontaktierungen D mit den eingangsseitigen FC-Kontaktpads FCK verbunden und kann andererseits ein erzeugtes Hoch- und Höchsthochfrequenzsignal durch die als Netzwerk wirkende Hochfrequenz-Struktur 4 zu den anderen Anwendungsbausteinen A2, A3 leiten.

[0062] Der Höchsthochfrequenz-Generator A1 steht mit einem Wellenleiter MW, an dem er mittels Finepitch-FC-Bumps FCB befestigt ist, mit der Hochfrequenz-Struktur 4 in Verbindung. Selbstverständlich kann ein Anwendungselement A2 auch durch direkten Kontakt mit der Hochfrequenz-Struktur 4 verbunden sein. Typische Anwendungselemente A1, A2, A3 sind MMICs, diskrete Halbleiter, Keramikelemente (Filter etc.), Sende- und/oder Empfangsantennen, Hochfrequenz-Generatoren und -Verstärker.

[0063] Das Modul M beinhaltet weiterhin einen Deckel 8, welcher aus einem Rahmen und einer Abdeckung besteht. Als Material z. B. dielektrische Materialien oder Metalle in Frage. Metall besitzt den Vorteil, dass keine Abstrahlung stattfindet. Falls das Modul M allerdings Anwendungsbausteine A1, A2, A3 enthält, welche strahlend sind, beispielsweise Antennen, ist eine dielektrische Abdeckung, die von Hoch- bzw. Höchsthochfrequenz-Technik gut durchdringt wird, vorteilhaft sein.

[0064] Auf der den Anwendungselementen A2, A3, A1 entgegengesetzten Seite sind die FC-Kontaktpads FCK des Substrats S so angeordnet, dass sie über ein sogenannte BGA ("Ball Grid Array") anschließbar sind. Das Substrat S bzw. das Modul M kann dadurch wie ein Standard-SMD-Aufsatzelement (Surface Mounted Device") weiterverarbeitet werden.

[0065] Bei Verwendung eines BGA-LTTC-Moduls M kann es auch vorteilhaft sein, wenn in diesem nur die hochfrequenz-nahen Funktionen untergebracht sind. Auf einem das Modul M haltenden Basisträger (z. B. SMD-FR4-Platine) können alle weiteren komplexen Systemfunktionen untergebracht werden. Eine solche Anordnung besitzt den Vorteil, dass ein System, in dem ein solches BGA/LTTC-Modul M enthalten ist, unter Standardbedingungen gefertigt werden kann.

[0066] Insbesondere vorteilhaft ist die Verwendung des Substrats S und des Moduls M in der Hoch- und Höchsthochfrequenz-Technik, insbesondere im Bereich der Sensorik, z. B. Distanzradar und der Kommunikationstechnik, z. B. Broad-Band-Wireless Access. Besonders vorteilhaft ist der Einsatz bei Höchsthochfrequenzen > 10 GHz, insbesondere größer als 20-30 GHz.

[0067] In Fig. 3 wird in Schrägansicht auf ein Modul M gegeben. Auf dem Substrat S sind mehrere Anwendungsbausteine A1, ..., A4 in FC-Technik befestigt und untereinander mittels HF-Leitungen als Teil der Hochfrequenz-Struktur 4 verbunden. Ein Anwendungsbaustein A3 ist eine Antenne, so dass dieses Modul M z. B. als Radar, insbesondere als FMCW-Radar, einsetzbar ist. Fig. 4 zeigt als Schnittdarstellung in Seitenansicht zwei Module M, welche beide mittels Standard-Flip-Chip-Technik auf einer Standard-FR4-Leiterplatte angebracht sind, welche selbst wiederum mittels Standard-SMD-Bestückung mit einem elektrischen bzw. elektronischen System verbunden ist. Beispielsweise können die beiden Module M eine Sende- und eine Empfangseinheit für ein Mikrowellenradar darstellen.

[0068] Fig. 5 zeigt ein Herstellungsverfahren zur Herstellung eines Moduls M durch Bestückung des Substrats S mit

Anwendungsbausteinen A1, ..., A4.

[0069] Ein Substrat S wird vorgefertigt und z. B. in einem Magazin gelagert. Zur Bestückung wird das Substrat S in eine Fertigungsanlage eingeführt und mittels batch processing mit den Anwendungsmodulen A1, ..., A4 bestückt. Vorzugsweise werden alle Anwendungsbausteine A1, ..., A4 mittels Flip-Chip-Technik auf das Substrat S gebondet. Bei einem Frequenzbereich > 10 GHz, speziell ab 30 GHz, wird ein Finepitch-Flip-Chip-Bonden bevorzugt. Dadurch fallen z. B. keine signifikanten parasitären Induktivitäten und Kapazitäten mehr an.

[0070] Das Bonden kann z. B. Thermokompressions-FC-Bonden sein, bevorzugt wird allerdings das FC-Löten. Dabei tragen die Anwendungsbausteine A1, ..., A4 und das Substrat S Lötbumps, typischerweise aus AuSn oder PbSn. Das Substrat S wird dann zunächst mit den Anwendungsbausteinen A1, ..., A4 bestückt ("pick and place"), und dann das populierte Modul M in einem Ofen, z. B. einem Reflow-Ofen, erhitzt, so dass die Lötverbindung hergestellt wird. Bei Lötprozess können das Substrat S und alle Anwendungsbausteine A1, ..., A4 günstigerweise gleichzeitig verbunden werden, wodurch ein hoher Durchsatz erzielbar ist. Die Zuführung der Anwendungsbausteine A1, ..., A4 geschieht bevorzugt in "bare chip"-Form über Wafer (z. B. aus GaAs, Si, Keramik) auf Blue Tape. Alternativ sind auch Wafflepack-, Gelpack-, Surftape- und Tape & Reel-Methoden einsetzbar.

[0071] Die Höchsthochfrequenz-Verbindungen werden typischerweise in einem Reinraum durchgeführt. Nach der Populierung des Substrats S ist das Höchsthochfrequenz-Modul M bereit zur Weiterverarbeitung. Es kann nun außerhalb des Reinraums gelagert werden, z. B. in einem weiteren Magazin.

[0072] Dieses Herstellungsverfahren kann für alle möglichen Hoch- und Höchsthochfrequenz-Bausteine verwendet werden.

[0073] Fig. 6 zeigt ein weiteres Herstellungsverfahren, bei dem mindestens ein populierte Modul M weiterverarbeitet wird. Dabei wird das Modul M als kompakter SMD-Anwendungsbaustein behandelt und mit einer standardmäßigen SMD-Leiterplatte L zu einem SMD-Bauteil T verbunden. Das Modul M kann aber selbstverständlich auch auf einen anderen Teil des SMD-Bauteil T gebondet werden.

[0074] In diesem Anwendungsbeispiel wird eine unbestückte FR4-SMD-Leiterplatte L aus einem Magazin geholt, und es wird ihre Verdrahtung mittels Siebdruck aufgebracht. Dann wird die Leiterplatte L mit mindestens einem populierten Modul M bestückt, vorzugsweise mittels FC-Bondens, insbesondere FC-Lötens. Dabei ist es besonders vorteilhaft, wenn dieses Bonden mit Standard-Methoden stattfindet, z. B. mittels BGA-FC-Bondens auf eine FR4-Leiterplatte.

[0075] Eine Heranführung der Module M geschieht z. B. mittels tape + reel, tray, Auer Boat, surftape etc. Selbstverständlich können auch andere Bausteine, typischerweise Standard-SMD-Bausteine auf das SMD-Bauteil T aufgebracht werden, typischerweise mittel "tape + reel".

[0076] Die Verbindung zwischen den Modulen M und der SMD-Platine L geschieht vorzugsweise mittels Reflow-Bondens. Dabei sollte die Schmelztemperatur T2 bei Löten der Standard-SMD-Bumps (z. B. aus PbSn) niedriger sein als die Löttemperatur T1 beim Löten der Anwendungsbausteine A1, ..., A4 auf das Substrat S (z. B. unter Verwendung von AuSn als Material der Lötbumps).

[0077] Diese Methode setzt keinen Reinraum mehr voraus. Selbstverständlich können auch mehrere Module M auf die SMD-Platine L aufgebracht werden. Daneben können sich auch andere Bauelemente auf dem Platine L befinden,

z. B. ein Mikroprozessor.

[0078] Dieses Herstellungsverfahren weist den Vorteil auf, das eine höchstfrequenztaugliche Verbindung zwischen verschiedenen Modulen M herstellbar ist. Auch können viele technologisch unterschiedliche Module M, z. B. aus Si, GaAs, InP, Keramik, LTCC usw., zu einem funktions- und kostengünstigen Bauteil T zusammengefügt werden.

[0079] Das Verfahren ist nicht auf eine bestimmte Art der Module M, SMD-Bauteile T oder Platinen L beschränkt. Durch Zusammenführen der Modul- und der SMD-Fertigung ist es möglich, Hoch- bzw. Höchstfrequenz- sowie Niederfrequenzanwendungen auf einem Bauteil zu realisieren. Dadurch brauchen nur noch die notwendigen Arbeitsschritte unter verschärften Bedingungen (Reinraum) hergestellt werden.

[0080] Allgemein ist dabei die Idee anwendbar, aufwendige Prozessschritte (für Höchstfrequenzanwendungen etc.) auf ein Mindestmaß zu reduzieren und Standard-Prozessschritte möglichst umfassend einzusetzen.

#### Patentansprüche

1. Substrat (S), aufweisend mindestens eine erste dielektrische Lage (1), mindestens eine Hochfrequenz-Strukturlage (4), die ein Hochfrequenz-Verteilernetzwerk beinhaltet, mindestens eine Niederfrequenz-Strukturlage (3), in die eingangsseitig ein Spannungssignal einspeisbar ist, wobei die Hochfrequenz-Strukturlage (4) von der Niederfrequenz-Strukturlage (3) durch die dielektrische Lage (1) getrennt ist.
2. Substrat (S) nach Anspruch 1, bei dem mindestens eine zweite dielektrische Lage (2) auf der ersten dielektrischen Lage (1) aufliegt.
3. Substrat (S) nach Anspruch 2, bei dem mehr als zwei dielektrische Lagen (1, 2, 5) aufeinander gestapelt angebracht sind, wobei zwischen jeder dielektrischen Lage (1, 2, 5) eine Strukturlage (6, 7) vorhanden ist.
4. Substrat (S) nach einem der vorhergehenden Ansprüche, bei dem mindestens eine dielektrische Lage (1, 2, 5) mindestens ein LTCC-Grundmaterial aufweist.
5. Substrat (S) nach einem der vorhergehenden Ansprüche, bei dem die Hochfrequenz-Strukturlage (4) an einer Außenfläche des Substrats (S) angebracht ist.
6. Substrat (S) nach einem der vorhergehenden Ansprüche, bei dem die elektromagnetische Wirkverbindung zwischen mindestens zwei Strukturlagen (3, 4, 6, 7) vorhanden ist, insbesondere mittels mindestens einer Durchkontaktierung (D) oder mittels mindestens einer Wellenleitung.
7. Substrat (S) nach einem der vorhergehenden Ansprüche, welches eingangsseitig mindestens ein Flip-Chip-Kontaktpad (FCK) aufweist.
8. Substrat (S) nach einem der vorhergehenden Ansprüche, welches mindestens ein mit der Hochfrequenz-Strukturlage (4) verbundenes Flip-Chip-Kontaktpad, insbesondere ein Finepitch-Flip-Chip-Kontaktpad (FPK), aufweist.
9. Substrat (S) nach einem der vorhergehenden Ansprüche, bei dem die Hochfrequenz-Strukturlage (4) mindestens einen Wellenleiter, insbesondere einen Mikrostreifen-Wellenleiter und/oder einen koplanaren Wellenleiter, aufweist.
10. Modul (M), aufweisend ein Substrat (S) nach einem der vorhergehenden Ansprüche, das mit mindestens einem Anwendungselement (A1, . . . , A4) be-

stückt ist, welches mit der Hochfrequenz-Strukturlage (4) in Wirkverbindung steht.

11. Modul (M) nach Anspruch 10 bis 12, bei dem das mindestens eine Anwendungselement (A1, . . . , A4) mit einem Wellenleiters, insbesondere einem Mikrostreifen-Wellenleiter oder einem Koplanar-Wellenleiter, der Hochfrequenz-Strukturlage (4) in Wirkverbindung steht.

12. Modul (M) nach einem der Ansprüche 10 oder 11, bei dem der mindestens eine Anwendungsbaustein (A1, . . . , A4) mittels Flip-Chip-Bondens, insbesondere Finepitch-Flip-Chip-Bondens, mit der Hochfrequenz-Strukturlage (4) verbunden ist.

13. Modul (M) nach einem der Ansprüche 10 bis 12, bei dem mindestens ein Anwendungsbaustein (A1, . . . , A4) ein Frequenz-Generator oder ein Verstärker ist.

14. Modul (M), nach einem der Ansprüche 10 bis 13, bei dem das mindestens eine Anwendungsbaustein (A1, . . . , A4) von einem Deckel (8) abgedeckt ist.

15. Modul (M), nach einem der Ansprüche 10 bis 10, welches eingangsseitig mindestens ein Flip-Chip-Kontaktpad (FCK) aufweist.

16. Verfahren zur Herstellung eines Moduls (M) nach einem der Ansprüche 10 bis 15, bei dem mindestens ein Anwendungsbaustein (A1, . . . , A4) mittels Flip-Chip-Technik, insbesondere Finepitch-Flip-Chip-Technik, auf das Substrat (S) gebondet wird.

17. Verfahren nach Anspruch 16, bei dem das mindestens eine Anwendungsbaustein (A1, . . . , A4) mittels Flip-Chip-Lötens auf das Substrat (S) gebondet wird.

18. Verfahren nach einem der Ansprüche 16 oder 17, bei dem ein Finepitch-Lötbump AuSn enthält.

19. Verfahren nach einem der Ansprüche 16 bis 18, bei dem die Anwendungsbausteine (A1, . . . , A4) in "bare chip"-Form zugeführt werden.

20. Verfahren zur Herstellung eines SMD-Bauteils (T), bei dem unter Verwendung eines Verfahrens nach einem der Ansprüche 17 oder 18 mindestens ein Modul (M) mittels Flip-Chip-Technik, insbesondere unter Verwendung einer Ball-Grid-Array-Methode, auf das SMD-Bauteil (T) gebondet wird.

21. Verfahren nach Anspruch 20, bei dem das Modul (M) mittels Flip-Chip-Lötens auf das SMD-Bauteil (T) gebondet wird, wobei eine Löttemperatur (T2) niedriger ist als eine Löttemperatur (T1) zum Bonden des mindestens einen Anwendungselementes (A1, . . . , A4) auf das Substrat (S).

22. Verfahren nach einem der Ansprüche 20 oder 21, bei dem ein Ball-Grid-Array-Lötbump PbSn enthält.

Hierzu 3 Seite(n) Zeichnungen

- Leerseite -

FIG 1

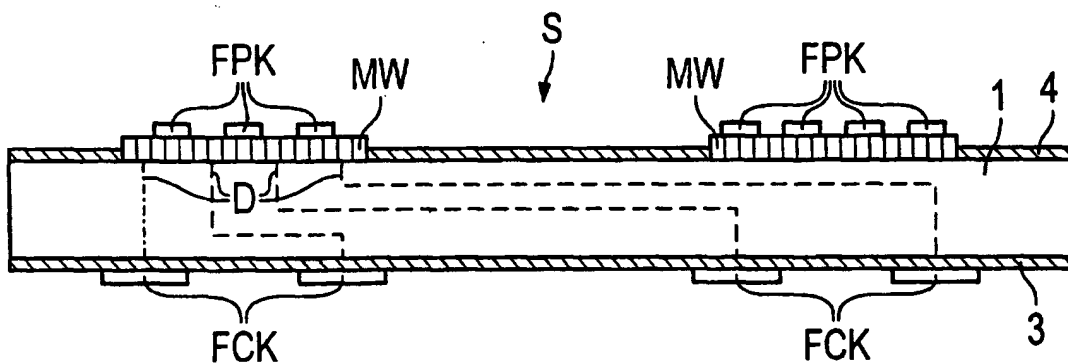


FIG 2

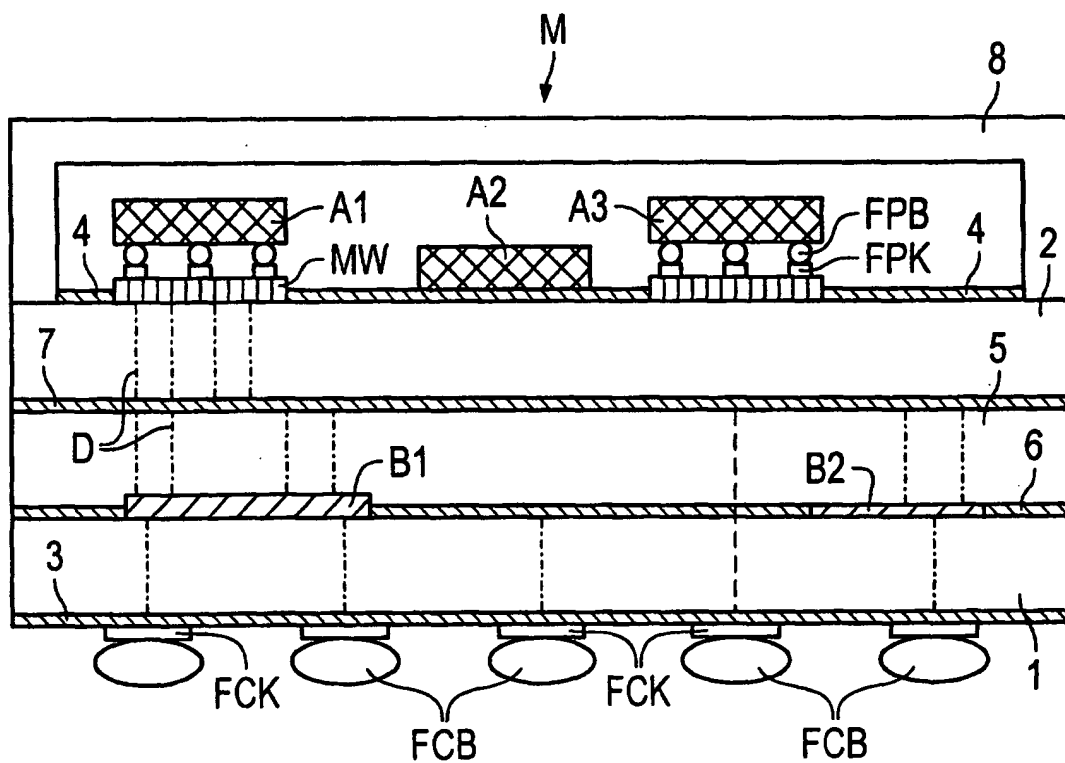


FIG 3

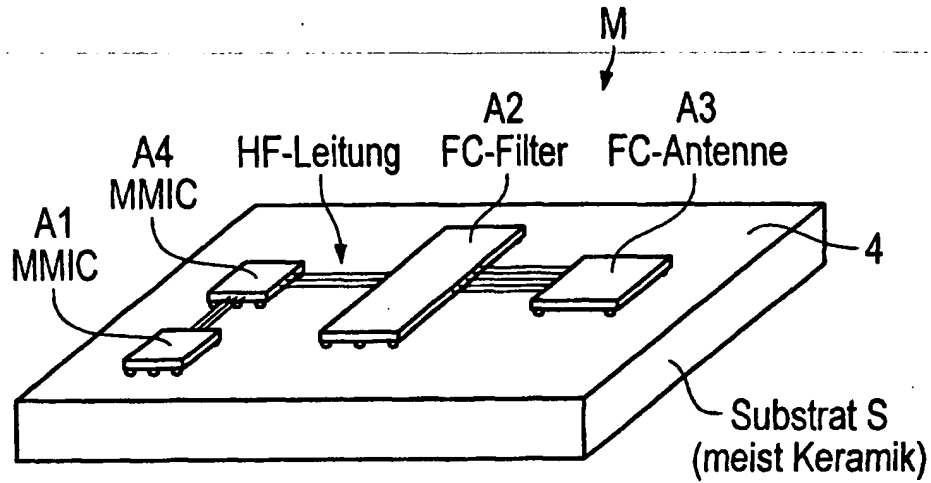


FIG 4

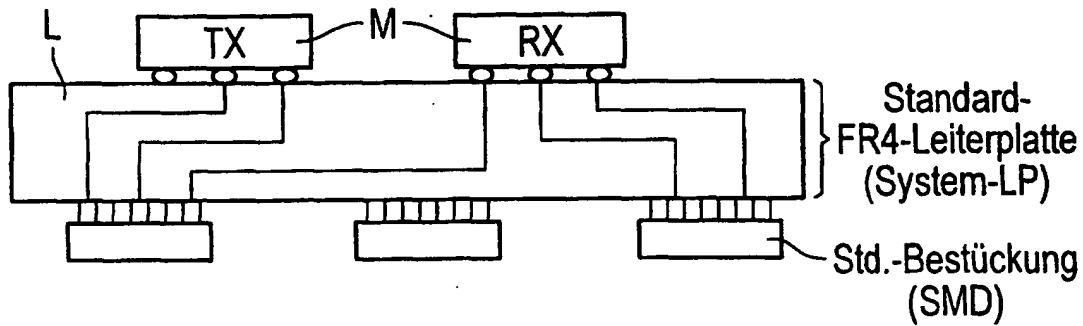


FIG 7

Stand der Technik

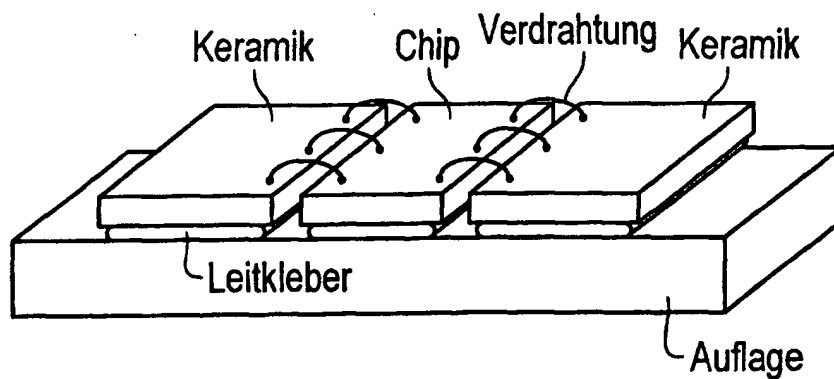


FIG 5

(Stufe 1)  
Reinraum

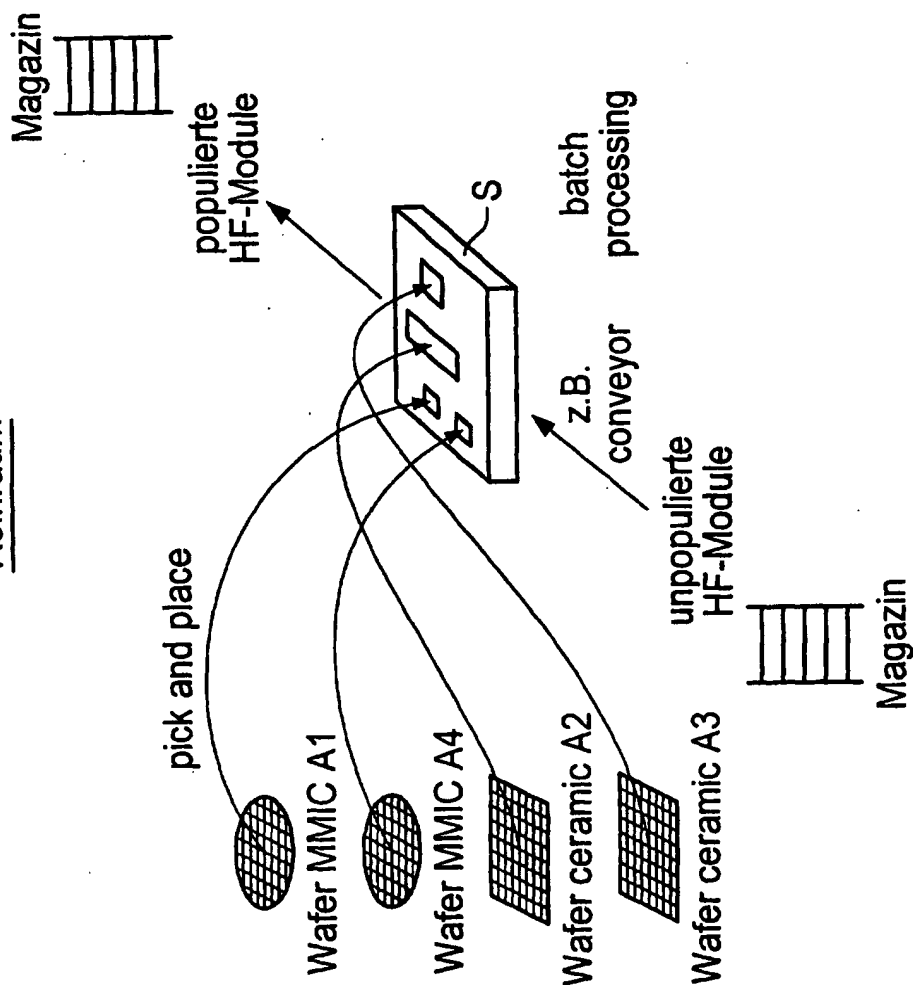
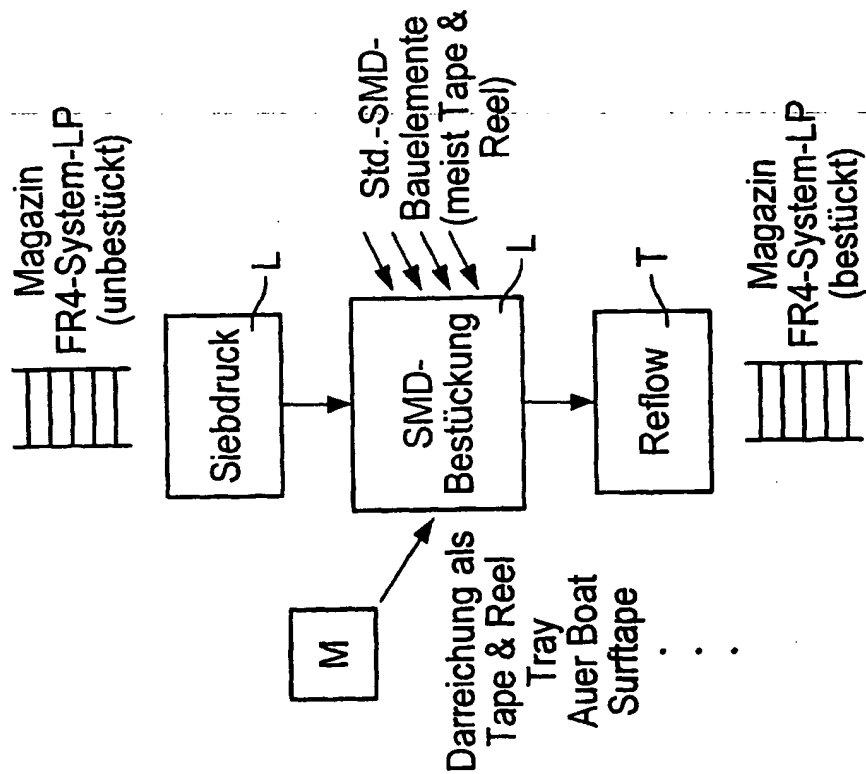


FIG 6

(Stufe 2)  
Std.-SMD-Fertigung



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☒ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**